

07

## **Влияние формы плавника и толщины скрытого оксидного слоя на DIBL-эффект в FinFET-транзисторе, изготовленном по технологии „кремний на изоляторе“**

© А.Э. Абдикаримов<sup>1</sup>, А. Юсупов<sup>2</sup>, А.Э. Атамуратов<sup>1,¶</sup>

<sup>1</sup> Ургенчский государственный университет, Ургенч, Узбекистан

<sup>2</sup> Ташкентский университет информационных технологий им. Мухаммада аль-Хорезмий, Ташкент, Узбекистан

¶ E-mail: atabek.atamuratov@yahoo.com

Поступило в Редакцию 12 апреля 2018 г.

Моделируется зависимость эффекта уменьшения барьера, индуцированного стоком (DIBL-эффект), от толщины скрытого оксидного слоя в плавниковом вертикальном МОП-транзисторе (FinFET), основанном на технологии „кремний на изоляторе“. Рассматривались три формы плавника, поперечные сечения которых представляют собой прямоугольник, трапецию и треугольник. DIBL-эффект заметно зависит как от толщины скрытого оксидного слоя, так и от формы плавника. Наименьший DIBL-эффект проявляется при малых толщинах скрытого оксидного слоя для треугольного сечения плавника. Такое поведение DIBL-эффекта строго коррелирует с поведением паразитной емкости между затвором и истоком.

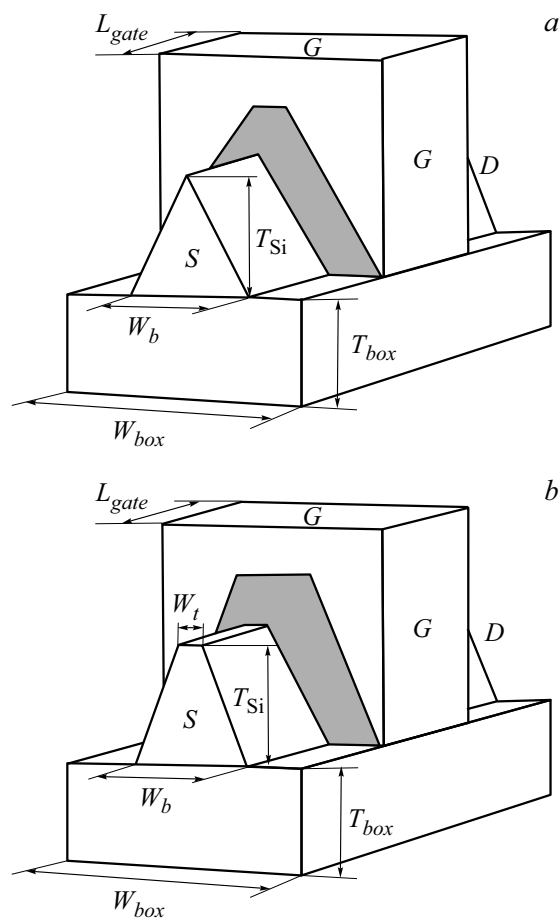
DOI: 10.21883/PJTF.2018.21.46852.17328

Уменьшение размеров МОП-транзисторов (МОП — металл-оксид-полупроводник) приводит к проявлению так называемого DIBL (drain induced barrier lowering)-эффекта, влияющего на степень контролируемости тока стока напряжением на затворе. Плавниковые вертикальные МОП-транзисторы, изготовленные по технологии „кремний на изоляторе“ (КНИ FinFET), как представители многозатворных транзисторов предполагают сравнительно малые короткоканальные эффекты (ККЭ) [1–3], в частности DIBL-эффект и изменение крутизны переходной характеристики, при уменьшении их линейных размеров. Однако при изготовлении наноразмерных транзисторов могут наблюдаться технологические флуктуации геометрических размеров

и отклонение от предполагаемых форм, что может приводить к изменению ожидаемых характеристик транзисторов. Вместе с тем направленные изменения геометрии и структуры транзистора могут улучшить ККЭ. Поэтому с этим в последнее время проводится много исследований, связанных с моделированием влияния параметров наномасштабных МОП-транзисторов на ККЭ, в частности на DIBL-эффект в FinFET-транзисторах [4–9]. Так, в работах [4,7] моделировалось влияние расширения стоковых (истоковых) областей на DIBL. Показано, что расширение областей стока и истока влияет на DIBL-эффект, который при прочих одинаковых параметрах заметно выше для расширения 60 nm, чем для расширения 160 nm [4]. В работах [5,6] рассматривалось влияние концентрации легирования подложки, толщины подзатворного оксидного слоя и различных соотношений линейных размеров плавника на ККЭ. Показано, что наименьшие ККЭ проявляются для треугольного сечения плавника [5] и при соотношении высоты плавника к ширине, меньшем 3 [6]. Моделируются также более сложные формы плавника [8,9]. В [8] рассматривался транзистор с плавником, нижняя часть которого имеет закругленную поверхность, а верхняя — форму куба, и показано, что транзистор с подправленной формой проявляет заметно меньшие короткоканальные эффекты.

В настоящей работе моделируется влияние толщины скрытого оксидного слоя  $T_{box}$  и формы плавника на DIBL-эффект в КНИ FinFET-транзисторе, структура которого представлена на рис. 1. Рассматривался плавник различной формы: в форме треугольной призмы, усеченной треугольной призмы и параллелепипеда, которые в поперечном сечении проявляются в виде треугольника, трапеции и прямоугольника (рис. 1,  $a-c$ ) с высотой  $T_{Si} = 10$  nm для всех случаев. В предыдущей работе рассматривалось влияние формы плавника на пороговое напряжение, токи стока в открытом ( $I_{on}$ ) и закрытом ( $I_{off}$ ) состояниях и крутизну характеристики КНИ FinFET-транзистора [10].

3D-моделирование проводилось с помощью программы Advanced TCAD Sentaurus [11]. При моделировании использовалась диффузионно-дрейфовая модель. В модели учитывались рекомбинация Шокли–Рида–Холла и оже-рекомбинация для неосновных носителей. Включались также модель зависимости подвижности от концентрации легирования и насыщение скорости. Поскольку размеры транзистора имеют нанометровые масштабы, необходимо принимать во внимание и квантовые



**Рис. 1.** Моделируемая структура КНИ FinFET-транзистора с треугольным (а), трапецидальным (b) и прямоугольным (c) сечениями. Подзатворный оксидный слой окрашен в серый цвет.

эффекты. Наиболее предпочтительной при диффузионно-дрейфовом моделировании является квантовая корректировка по градиенту плотности (density gradient quantum correction) [12–14], которая применялась в настоящей работе. Модель калибровалась по экспериментальным

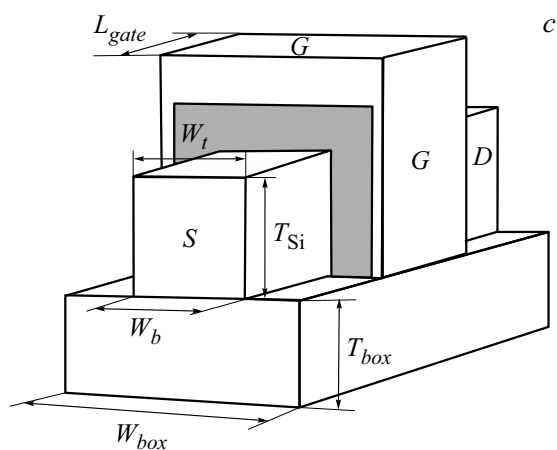


Рис. 1 (продолжение).

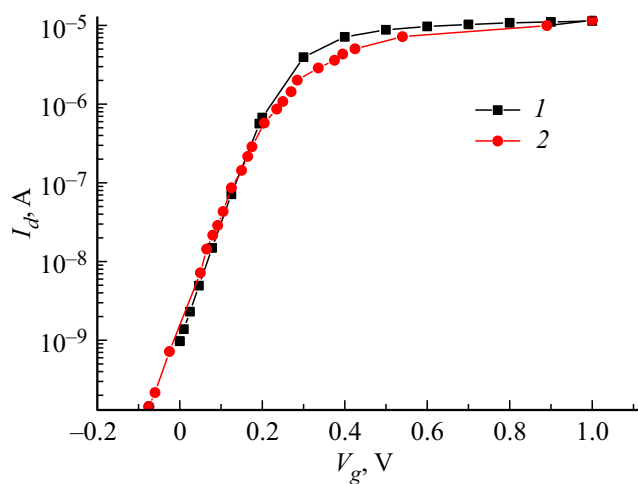
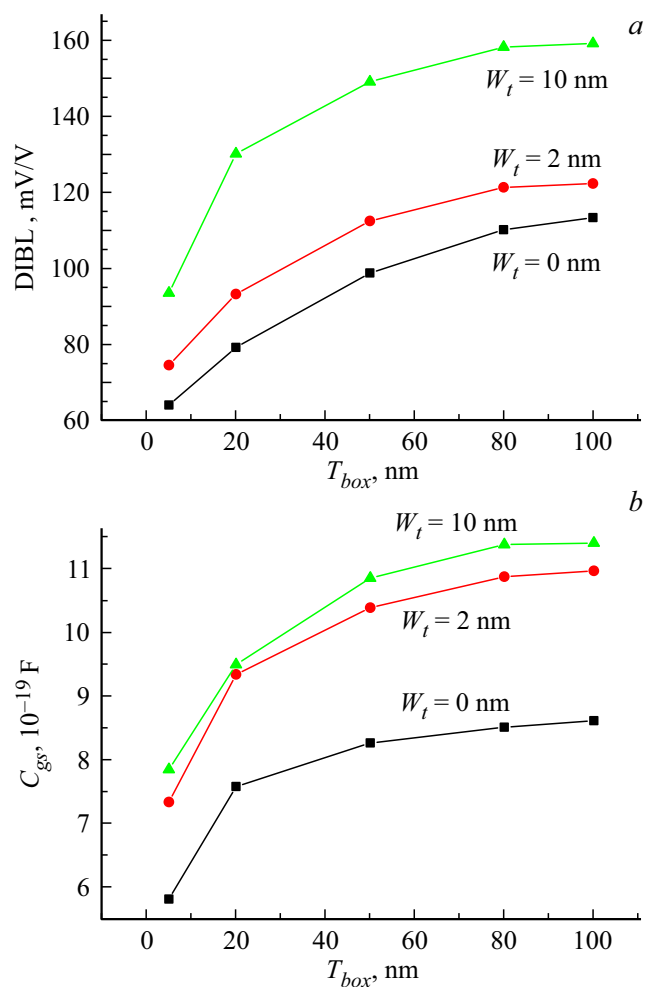


Рис. 2. Калибровка характеристики моделируемого транзистора (1) экспериментальными результатами работы [15] (2) при  $L_{gate} = 25$  nm и  $V_{ds} = 50$  mV.



**Рис. 3.** Зависимости DIBL-эффекта (а) и паразитной емкости перехода затвор–исток  $C_{gs}$  при напряжении  $V_{gs} = 0$  В (б) от толщины скрытого оксидного слоя  $T_{box}$  для прямоугольного ( $W_t = 10$  nm), трапецидального ( $W_t = 2$  nm) и треугольного ( $W_t = 0$ ) сечений плавника.

результатам работы [15] (рис. 2). При моделировании использовались следующие параметры структуры. Длина поликремниевого затвора ( $G$ ), легированного бором с концентрацией  $10^{20} \text{ cm}^{-3}$ , равна  $L_{gate} = 10 \text{ nm}$ . В качестве подзатворного оксидного слоя взят  $\text{HfO}_2$  с эквивалентной толщиной  $t_{ox} = 0.35 \text{ nm}$ . Длина и ширина скрытого оксидного слоя составляли соответственно  $L_{box} = 30 \text{ nm}$  и  $W_{box} = 100 \text{ nm}$ . Толщина скрытого оксидного слоя  $T_{box}$  варьировалась в пределах от 5 до 100 nm. Параметром, отражающим форму плавника, является ширина его полка  $W_t$ , которая для параллелепипеда равна 10 nm, для треугольной призмы — 0 nm, а для усеченной треугольной призмы варьируется в пределах 0–10 nm. Плавник транзистора легирован бором с концентрацией  $10^{15} \text{ cm}^{-3}$  и имеет ширину основания  $W_b = 10 \text{ nm}$ , стоковая ( $D$ ) и истоковая ( $S$ ) области легированы фосфором гауссовским профилем с максимальной концентрацией  $10^{20} \text{ cm}^{-3}$ . Длины областей стока и истока составляют 10 nm.

Результаты моделирования представлены на рис. 3, *a*. Видно, что DIBL-эффект зависит как от толщины скрытого оксидного слоя, так и от формы плавника. DIBL-эффект монотонно увеличивается с ростом толщины скрытого оксидного слоя  $T_{box}$  и достигает насыщения при значениях, больших 80 nm. Во всем диапазоне изменения  $T_{box}$  наименьшие значения DIBL-эффекта проявляются для треугольного сечения, что согласуется с результатами работ [5,16–18].

Как известно, по своей природе DIBL-эффект связан с распределением потенциала вдоль канала между истоком и стоком. Распределение потенциала в свою очередь зависит от паразитных емкостей, в частности от емкости между затвором и истоком (стоком).

Паразитные емкости могут изменяться при изменении геометрических размеров структуры. Поэтому используемая в работе модель с квантовой корректировкой применялась также для определения изменения емкости между затвором и истоком при изменении толщины скрытого оксидного слоя. При моделировании емкости использовался метод слабого переменного сигнала (small-signal AC analysis) с частотой 1 МГц. Результаты моделирования показывают (рис. 3, *b*), что изменение емкости рассматриваемого перехода строго коррелирует с изменением DIBL-эффекта для всех форм плавника.

Таким образом, результаты моделирования показывают, что в КНИ FinFET-транзисторе DIBL-эффект заметно зависит от толщины скрытого оксидного слоя, а также от формы плавника. Наименьший

DIBL-эффект проявляется при малых толщинах скрытого оксидного слоя для треугольного сечения плавника. Такое поведение DIBL-эффекта строго коррелирует с поведением паразитной емкости между затвором и истоком.

## Список литературы

- [1] *Veeraraghavan S., Fossum J.G.* // IEEE. Transac. Electron Dev. 1989. V. 36. N 3. P. 522–528.
- [2] *Ferain I., Colinge C.A., Colinge J.-P.* // Nature. 2011. V. 479. N 7373. P. 310–316.
- [3] *Atamuratov A.E., Abdikarimov A.E., Khalilloev M.M., Atamuratova Z.A., Rahmanov R., Garcia-Loureiro A., Yusupov A.* // Nanosystems: physics, chemistry, mathematics. 2017. V. 8. N 1. P. 71–74.
- [4] *Wang M.-C., Huang W.-Y., Lin J.-H., Tuan F.-Y., Liao Y.-T., Lan W.-H.* // 6th Int. Symp. on next generation electronics. Keelung, Taiwan, 2017. P. 56–58.
- [5] *Shukla S., Gill S.S., Kaur N., Jatana H.S., Nehru V.* // Active and passive electronic components. 2017. V. 2017. P. 5947819 (1–8).
- [6] *Kaur N., Rattan M., Gill S.S.* // IEEE Int. Conf. on recent trends in electronics, information and communication technology (RTEICT). Bengaluru, India, 2016. P. 1787–1791.
- [7] *Mehrad M., Zareiee M.* // ECS J. Solid State Sci. Technol. 2016. V. 5. N 7. P. M74–M77.
- [8] *Karimi F., Orouji A.A.* // Physica E. 2015. V. 74. P. 65–70.
- [9] *Seoane N., Indalecio G., Nagy D., Kalna K., Garcia-Loureiro A.J.* // IEEE Transact. Electron Dev. 2018. V. 65. N 2. P. 456–462.
- [10] *Abdikarimov A.E., Indalecio A.G., Comesana E., Seoane N., Kalna K., Garcia-Loureiro A.J., Atamuratov A.E.* // 17th Int. Workshop on computational electronics. Paris, France, 2014. P. 247–248; <http://www.iwce.org/iwce/browse/iwce-17/abstracts.html>
- [11] <http://www.synopsys.com>
- [12] *Garcia-Loureiro A.J., Seoane N., Aldegunde M., Valin R., Asenov A., Martinez A., Kalna K.* // IEEE Transact. Computer-Aided Design Integrated Circuits Syst. 2011. V. 30. N 6. P. 841–851.
- [13] *Asenov A., Brown A., Watling J.* // Solid-State Electron. 2003. V. 47. N 7. P. 1141–1145.
- [14] *Falco C., Gatti E., Lacaita A., Sacco R.* // J. Comput. Phys. 2005. V. 204. N 4. P. 533–561.

- [15] *Basker V.S., Standaert T., Kawasaki H., Yeh C.-C., Maitra K., Yamashita T., Faltermeier J., Adhikari H., Jagannathan H., Wang J., Sunamura H., Kanakasabapathy S., Schmitz S., Cummings J., Inada A., Lin C.-H., Kulkarni P., Zhu Y., Kuss J., Yamamoto T., Kumar A., Wahl J., Yagishita A., Edge L.F., Kim R.H., McLellan E., Holmes S.J., Johnson R.C., Levin T., Demarest J., Hane M., Takayanagi M., Colburn M., Paruchuri V.K., Miller R.J., Bu H., Doris B., McHerron D., Leobandung E., O'Neill J.* // Symp. on VLSI technology. Digest of technical papers. IEEE, 2010. P. 19–20.
- [16] *Fasarakis N., Karatsori T., Tsormpatzoglou A., Tassis D., Papathanasiou K., Bucher M., Ghibaudo G., Dimitriadis C.* // IEEE Transact. Electron Dev. 2014. V. 61. N 2. P. 324–332.
- [17] *Gaynor B., Hassoun S.* // IEEE Transact. Electron Dev. 2014. V. 61. N 8. P. 2738–2744.
- [18] *Gaurav A., Gill S., Kaur N.* // 12th IEEE Indicon Int. Conf. New Delhi, India, 2015.